# 2015/04

1. ¿Qué es una pila? Describir el comportamiento con anidamiento de múltiples procedimientos/funciones utilizando pila.
2. Justifique el uso de dos niveles de caché.
3. ¿Cómo funciona un módulo de E/S? Describa las características fundamentales de un DMA.
4. ¿Qué es la segmentación de cauce? Explique los atascos producidos por saltos
5. Funcionamiento de un cluster

# 2014/12/03

1. Finalidad de las interrupciones. Para que se utiliza un controlador de interrupciones.
2. Describir la estructura de un módulo de E/S. ¿Qué es DMA y cómo funciona?
3. ¿Qué es la segmentación de cauce? Describir técnicas para el tratamiento de saltos condicionales.
4. Caché: mencione algoritmos de reemplazo y políticas de escritura.
5. Describa las características que diferencian a los procesadores RISC respecto de los CISC.

# 2014/11

1. Explique los métodos de pasaje de argumentos a procedimientos o funciones. Describa el funcionamiento y uso de la pila.
2. ¿Qué es una interrupción? Describa cómo funcionan. ¿Cómo se utiliza un controlador de interrupción?
3. ¿Por qué funciona una jerarquía de memoria? Describa las políticas de ubicación y de reemplazo de bloques en memoria caché.
4. ¿Qué ventajas nos brinda un cauce segmentado? Describa las diferentes formas que pueden mejorar el funcionamiento de un cauce cuando ejecuta instrucciones de transferencia de control.
5. ¿Qué características posee un multiprocesador simétrico (SMP)?

# 2014/10/22

1. ¿Que es un Bus? Describa los diferentes tipos, métodos de arbitraje y técnicas de sincronización. Mencione las principales diferencias entre PCI y SCSI.
2. ¿Cómo es la estructura de un módulo de E/S? Describa las posibles técnicas que puede utilizar una CPU para realizar operaciones de E/S.
3. Describa las técnicas de ubicación de bloques y las políticas de escritura en Caché.
4. ¿Que es la segmentación del cauce de instrucciones? Describa los métodos y técnicas para disminuir o evitar las paradas (stalls) que afectan el funcionamiento de los cauces.
5. Describa las características que diferencian los procesadores RISC de los CISC.

# 2014/09

1. En un cauce segmentado, con secuencia de instrucciones independientes ¿Qué consecuencias trae el paso de una instrucción de salto? Analice los casos de salto incondicional y condicional. Mencione que posibles soluciones se pueden aplicar para evitar o disminuir las consecuencias.
2. Describa cómo se debe implementar la estructura de pila en un procesador de tipo RISC cuyos registros son genéricos (basarse en MIPS) ¿Cómo se deberá trabajar el anidamiento de procesos / funciones?
3. Describa las funciones que se utilizan en la política de ubicación de bloques en memoria caché. Analice las políticas de escritura de datos desde el punto de vista de la coherencia de los mismos en la jerarquía.
4. ¿Qué características definen un procesador como superescalar? Describa las políticas de emisión de instrucciones en un cauce segmentado.
5. ¿Cuáles son las arquitecturas que pueden encontrarse en la configuración MIMD de la taxonomía de Flynn?

# 2014/08/06

1. Explique el mecanismo de interrupción. Describa las distintas fuentes de interrupción que conozca y el tratamiento a realizar cuando hay múltiples interrupciones.
2. ¿Cómo es la estructura interna de un módulo de E/S? Describa las características funcionales del acceso directo a memoria - DMA.
3. Describa las funciones de correspondencia entre memoria principal y caché. Analice las politicas de escritura desde el punto de vista de la coherencia de datos.
4. ¿Qué entiende por segmentación de cauce? ¿Qué ventajas proporciona su implementación?
5. Describa tres (3) diferentes causas o motivos que pueden retardar un cauce de instrucciones segmentado
6. ¿Qué características describen un cluster de computadoras?

# 2014/02/26

1. Mecanismo de interrupción. Fuentes de interrupción y tratamiento de interrupciones múltiples.
2. Estructura interna del módulo de E/S. Características funcionales de DMA
3. Funciones de correspondencia entre memoria y memoria caché. Políticas de escritura desde el punto de vista de la coherencia de datos.
4. Qué es la segmentación de cauce. Tres motivos de retardo de cauce.
5. Características de los clusters

# 2014/02

1. Que es un Bus, tipos de buses, temporización y métodos de arbitraje
2. Como es la estructura de un módulo de E/S. Describa las posibles técnicas que pueden utilizarse para realizar las operaciones de E/S
3. Describa las técnicas de reemplazo de bloque, correspondencia y políticas de escritura en memoria caché.
4. Que es la segmentación de cauce. Describa los métodos y técnicas utilizadas para disminuir o evitar las paradas que afectarán al funcionamiento de los cauces.
5. Describa las características que diferencian los SMTP respecto a los clusters

# 2013/09

1. Explique el mecanismo de interrupción. Describa las características y el funcionamiento de un pic.
2. Describa las características fundamentales de un DMA
3. Describa los diferentes algoritmos de reemplazo de ¿bloques? de una caché. Analice las políticas de escritura desde el punto de vista de la coherencia de datos.
4. ¿Qué entienden por segmentación de cauce? ¿Qué ventajas proporciona su implementación?
5. ¿Qué características describen un cluster de computadoras?

# 2013/03/26

1. Explique los métodos de pasaje de argumentos a procedimientos o funciones. Describa el comportamiento con anidamiento de múltiples procedimientos/funciones.
2. ¿Cómo es la estructura de un módulo de E/S? Describa las características del controlador de interrupciones PIC.
3. Describa los elementos a tener en cuenta en el diseño de una memoria caché. Anilice ventajas y desventajas de poseer varios niveles de caché.
4. ¿Qué es la segmentación del cauce de instrucción? ¿Cuánto mejora el rendimiento? Describa las dependencias de los datos que puedan afectar un cauce segmentado.
5. ¿Qué características posee un procesador superescalar?

# 2013/02/27

1. Describir el mecanismo de interrupción. Mencionar cuales son las fuentes de interrupción (tipos de interrupción). Describir el tratamiento de múltiples interrupciones.
2. ¿Cómo es la estructura de un módulo de E/S? (Diagrama). Describir la función del DMA.
3. Mencionar los tipos de correspondencia de la memoria caché. Describir las políticas de escritura (en acierto y en fallo).
4. ¿Qué es la segmentación de instrucciones? ¿Cómo mejora el rendimiento? Describir tipos de dependencia que afectan el funcionamiento de los cauces.
5. ¿Qué características posee un procesador superescalar?

# 2012/03 - 2do

1. Métodos de Pasaje de argumentos a las funciones/procedimientos. ¿Qué sucede cuando tenemos varias subrutinas anidadas?
2. Estructura de un modulo E/S. Describa el funcionamiento de un controlador DMA(las etapas de transferencia).
3. Describa qué se debe tener en cuenta para diseñar una caché(TODO).
4. Segmentacion de cauce. Describir atascos por dependencia de datos y su solución.
5. PROCESADORES SUPERESCALAR -CARACTERISTICAS.

# 2012/03 - 1ro

1. ¿Qué es un bus? Describa los tipos, arbitraje y técnicas de sincronización. Mencione diferencias entre bus PCI y bus SCSI.
2. ¿Cómo es la estructura de un módulo E/S? Describa las posibles técnicas que puede utilizar una CPU para realizar operaciones E/S.
3. Describa algoritmos de ubicación y política de escritura en caché.
4. ¿Qué es la segmentación del cauce? Describa tipos de dependencias que afectan el funcionamiento de los cauces y las posibles soluciones para evitarlos.
5. Describa las características que diferencian a los procesadores RISC respecto de los CISC.